

Procesamiento Digital de Señales

F.I. UNAM

Prof. Larry Escobar
Semestre 2023-2

Tarea No. 2: Conversión ADC

1. Escribir matemáticamente y graficar la función de transferencia de la escala de calificaciones del curso de PDS.
2. Para un convertidor ADC con $L = 4$ bits para señales con valores positivos y negativos entre $-V_{refL} < Vi(t) < V_{refH}$: escribir matemáticamente y graficar la función de transferencia para convertidores con error de:
 - a) Un bit
 - b) dos bits
 - y
 - c) medio bit.
3. De acuerdo a la terminación del número de cuenta, realizar el diseño de un convertidor análogo digital (ADC) completo de L bits, utilizando dispositivos electrónicos tales como: resistencias, capacitores, diodos, transistores, FETs, 555, amplificadores operacionales, contadores, registros, compuertas, etc.
 - a) 0,3,6: tipo rampa
 - b) 1,4,7: tipo aproximaciones sucesivas.
 - c) 2,5,8: flash.
 - d) 9: delta.

El diseño debe incluir las siguientes partes:

- Un generador de reloj (CLK).
- Una señal muestreadora $S_T(t)$ generada en el diseño.
- El bloque muestreador.
- El bloque retén.
- Un bloque cuantizador.

Se debe incluir la descripción y funcionamiento de cada parte.

Notas:

- Las tareas son individuales.
- Realizar todos los análisis y desarrollos.
- Expresar los resultados en forma ordenada.
- La tarea se debe realizar a mano con letra clara y en limpio.
- Dejar memoria de cálculos en todos los casos.
- El alumno debe de fotografiar su tarea en forma clara y centrada, salvarla en un archivo PDF y subirla a la plataforma MOODLE.
- El archivo PDF debe de seguir la nomenclatura:
TareaXX_PDSM_Apellido1_XYZ.pdf ; XX, número de tarea
; Apellido1, primer apellido
; XYZ, primera letra de segundo apellido y nombres

Fecha de entrega: 17 de marzo de 2023